

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平6-342734

(43) 公開日 平成6年(1994)12月13日

(51) Int.Cl. ⁵	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 G 4/12	3 5 2			
	3 6 1			
H 0 1 C 1/148				
H 0 1 F 15/10		7319-5E		
H 0 1 G 1/147		C 9174-5E		

審査請求 未請求 請求項の数 5 O L (全 4 頁)

(21) 出願番号 特願平5-130553

(22) 出願日 平成5年(1993)6月1日

(71) 出願人 000003067

ティーディーケイ株式会社

東京都中央区日本橋一丁目13番1号

(72) 発明者 野原 啓継

東京都中央区日本橋一丁目13番1号ティー
ディーケイ株式会社内

(72) 発明者 海原 伸男

東京都中央区日本橋一丁目13番1号ティー
ディーケイ株式会社内

(72) 発明者 丸野 哲司

東京都中央区日本橋一丁目13番1号ティー
ディーケイ株式会社内

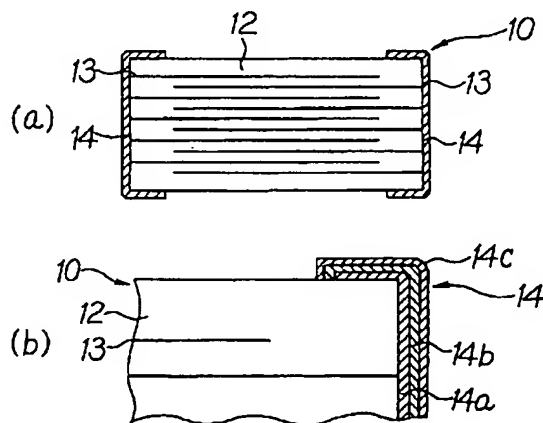
(74) 代理人 弁理士 南條 眞一郎

(54) 【発明の名称】 セラミック電子部品

(57) 【要約】

【目的】 半田付け性に優れ、しかも接着強度の良好なセラミック電子部品の外部電極を得る。

【構成】 セラミック素体上に外部電極を有するセラミック部品の外部電極を銀又は銅を主成分とするガラスを含有する第1層と、この第1層の上に形成されたパラジウムを主成分としほう素、けい素、タングステン又はそれらの酸化物の内の少なくとも1種の物質を含有する第2層とから構成する。この第2層の主成分は銀又は銅を主成分とするガラスを含有しない層との二層構造でもよく、また、第2層のパラジウムは表面に銀の層を有したパラジウム粉の焼結体であることが可能である。また、さらに第2層の上に半田又は錫から成る第3層を形成する。



【特許請求の範囲】

【請求項1】 セラミック素体上に外部電極を有するセラミック部品において、前記外部電極が、銀又は銅を主成分とするガラスを含有する第1層と、この第1層の上に形成されたパラジウムを主成分としほう素、けい素、タングステン又はそれらの酸化物の内の少なくとも1種の物質を含有する第2層とから成ることを特徴とするセラミック電子部品。

【請求項2】 前記第1層が、銀又は銅を主成分とするガラスを含有する層と、この層の上に形成した銀又は銅を主成分とするガラスを含有しない層との二層構造であることを特徴とする請求項1記載のセラミック電子部品。

【請求項3】 前記第2層のパラジウムが、表面に銀の層を有したパラジウム粉の焼結体であることを特徴とする請求項1又は2記載のセラミック部品。

【請求項4】 前記第2層が連続した空隙の多いポーラスな構造であることを特徴とする請求項1、2又は3記載のセラミック部品。

【請求項5】 前記第2層の上に半田又は錫から成る第3層を形成したことを特徴とする請求項1、2、3又は4記載のセラミック部品。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、積層チップコンデンサ、積層チップレジスタ、積層チップインダクタ等の各種セラミック電子部品、特に、その外部電極の構造に関する。

【0002】

【従来の技術】従来のセラミック電子部品の外部電極は、一般的に銀をペースト化して塗布・焼き付けすることによって形成されており、半田付け性はよくない。そのため近年多用されているチップ型電子部品の場合においては、その焼き付けられた外部電極上にニッケルおよび錫めっきを施しているがその際にセラミック素体中にめっき液が浸入し、それが残存することによりセラミック部品の機能が影響されることがある。

【0003】この問題に対応するため、接着型導電ペーストを外部電極として使用することも提案されているが、接着型導電ペーストのセラミック素体に対する接着性は不十分なものであり、内部電極を有する電子部品の場合にはその内部電極と接着型導電ペーストの電気的接続性はあまり良くない。

【0004】

【発明が解決しようとする課題】本発明は、上記事情に鑑みてなされたものであり、半田付け性に優れ、しかも接着強度の良好な外部電極を得ることを課題とする。

【0005】

【課題を解決するための手段】上記課題を達成するために本願においては、外部電極を内部電極と接続性が良く

内部電極に影響を与えることがない第1の層と、電子部品を装置に実装する場合に良好な半田付け性を得ることができる第2の層から構成した電子部品、すなわち、

「セラミック素体上に外部電極を有するセラミック部品において、前記外部電極が、銀又は銅を主成分とするガラスを含有する第1層と、この第1層の上に形成されたパラジウムを主成分としほう素、けい素、タングステン又はそれらの酸化物の内の少なくとも1種の物質を含有する第2層とから成ることを特徴とするセラミック電子部品」であることを構成とする発明、この電子部品における第1層の構造を特定した電子部品、すなわち、「第1層が、銀又は銅を主成分とするガラスを含有する層と、この層の上に形成した銀又は銅を主成分とするガラスを含有しない層との二層構造であることを特徴とするセラミック電子部品」であることを構成とする発明、これらの電子部品における第2層の材料を特定した電子部品、すなわち、「第2層のパラジウムが、表面に銀の層を有したパラジウム粉の焼結体であることを特徴とするセラミック部品」、第2層の構造を特定した電子部品、すなわち、「第2層が連続した空隙の多いポーラスな構造であるセラミック部品」及び第2層の上に第3層を形成した電子部品、すなわち、「第2層の上に半田又は錫から成る第3層を形成したセラミック部品」であることを構成とする発明を提供する。

【0006】

【作用】上記構成を有する電子部品は以下に記載する作用を行う。ガラスを配合した第1層によりセラミック素体との密着性が良好になるとともに、第2層中のほう素、けい素、タングステン又はそれらの酸化物により主成分であるパラジウムの酸化が防止されて半田付け性が良好となる。第1層が銀又は銅を主成分とするガラスを含有する層と、その層の上に形成された銀または銅を主成分とするガラスを含有しない層との2層構造とされたことにより、第2層との密着性が良好となる。表面に銀の層を有したパラジウム粉の焼結体である第2層により、半田付け性が良好となる。第2層が、連続した空隙の多いポーラスな構造であるため半田付け性が良好となる。半田又は錫から成る第3層により、半田付け性が良好となる。

【0007】

【実施例】図面を用いて本願各発明の実施例を説明する。

第1実施例

本発明を積層チップインダクタに適用した第1実施例の断面図を図1に示す。図1(a)に概要を示す積層チップインダクタ1は、フェライト等の強磁性材料からなるセラミック素体2と、銀等からなる内部電極3と、セラミック素体1の対向する2面に形成された外部電極4から構成されている。

【0008】図1(b)に詳細な構造を説明するための

3

拡大図を示す外部電極4は、セラミック素体2の上に形成されセラミック素体2との密着性が良好な第1層4aと、第1層4a上に形成され半田付け性が良好な第2層4bとから構成されている。

【0009】第1層4aは、例えば銀粉末とガラスを主成分とする導電ペーストからなり、セラミック素体2上に塗布した後、ガラスの軟化点以上の温度で焼付けを行うことにより形成される。また、第2層4bは、例えばパラジウム粉とほう素を主成分とする導電ペーストからなり、第1層4a上に塗布・焼付けを行うことにより形成される。

【0010】次に、外部電極4の形成方法についてさらに具体的に説明する。

①Cu-Zn-Co系のフェライト材料であるセラミック素体2と、銀からなる内部電極3により例えば2.0×1.2×0.9mmの大きさのセラミックインダクタを形成する。

②セラミックインダクタの対向面両端部に銀粉末、ほう素酸鉛系のガラスフリット及び有機ビヒクルから成る導電ペーストを塗布し、ガラスフリットの軟化点以上の温度である650℃において1時間焼き付けを行い、外部電極4の第1層4aを形成する。

③パラジウム粉、ほう素、ほう酸系のガラスフリット及び有機ビヒクルから成る導電ペーストを塗布し、温度600℃において空气中で1時間焼き付けを行い、外部電極4の第2層4bを形成する。

【0011】ここでは、第1層4aの導電ペーストは、銀粉末とガラス粉末と有機ビヒクルから成るが、銀粉末の代わりに銅粉末を用いても良く、また若干のパラジウムを含有しても良い。さらに、第2層4bの導電ペーストは、パラジウム粉に銀粉末を含有しても良いが、その場合銀粉末の量はパラジウムに対して50wt%を越えないことが望ましく、また、ほう素は同じくパラジウムに対して1~20wt%であることが望ましい。なお、第1層4aと第2層4bの金属粉末の粒径は、ペーストとして使用するのに都合のよい大きさ、例えば0.1~10μmとすることが望ましい。

【0012】この第1の実施例の場合、空气中での焼成を行っても215℃で0.5秒以内の半田濡れ性及び300℃で10秒以上の耐熱性を有しており、良好な半田付け性を示す。これは、良好な半田濡れ性と耐熱性を有するパラジウム粉及びこのパラジウム粉の酸化を防止するほう素、けい素、タングステン又はそれらの酸化物の存在によるものである。また、銀とガラスを配合した第1層がセラミック素体の上に焼き付けて形成されていることにより、セラミック素体と第1層の密着性が良好となり3kg以上の端子引張り強度、3mm以上の撓み強度を示し、セラミック素体2との密着性が良好であることが確認された。

【0013】第2実施例

4

本発明を積層チップコンデンサに適用した第2実施例の断面図を図2に示す。図2(a)に示す積層チップコンデンサ10は、チタン酸バリウム系の誘電体セラミック材料等から成るセラミック素体12と、パラジウム等から成る内部電極13と、外部電極14とから構成されている。

【0014】図2(b)に詳細な構造を説明するための拡大図を示す外部電極14は、セラミック素体12の上に形成されセラミック素体12との密着性が良好な第1層14aと、第1層14a上に形成され半田付け性が良好な第2層14b及び第2層14b上に形成されさらに良好な半田付け性が得られる半田又は錫から成る第3層14cとから構成されている。

【0015】外部電極14の形成方法は基本的に第1実施例と同様であり、第1実施例におけるチップ部品が第2実施例においてはチップコンデンサであることによるセラミック材料の相違及び第2実施例においては第3層を形成する必要があるために第1実施例における①~③の工程にさらに次の④の工程が付加されている。

④フラックスを塗布して230℃の半田槽にディップし、表面に第3層である半田層14cを形成する。

【0016】この第2実施例の場合、外部電極の最外層である半田層により、第1実施例よりも良好な半田付け性が得られたばかりでなく、第1実施例と同等以上のセラミック素体との良好な密着性が得られた。これは、第2層14bの空隙部を埋めた第3層14cの半田の一部が第1層14aまで到達していることにより、第3層14cと第1層14aが直接結合することによって密着強度が向上するものと考えられる。

【0017】なお、本発明を実施例に記載した以外の他のセラミック電子部品における外部電極に適用することが可能であることはいうまでもないことである。

【0018】

【発明の効果】以上の説明から明らかなように、本願各発明の構成によれば半田付け性に優れしかも接着性の良好な外部電極を有するセラミック電子部品を得ることができる。

【図面の簡単な説明】

【図1】本発明第1実施例の断面図及び拡大断面図。

【図2】本発明第2実施例の断面図及び拡大断面図。

【符号の説明】

- 1 積層チップインダクタ
- 2, 12 セラミック素体
- 3, 13 内部電極
- 4, 14 外部電極
- 4a, 14a 第1層
- 4b, 14b 第2層
- 10 積層チップコンデンサ
- 12 セラミック素体
- 13 内部電極

(4)

特開平6-342734

6

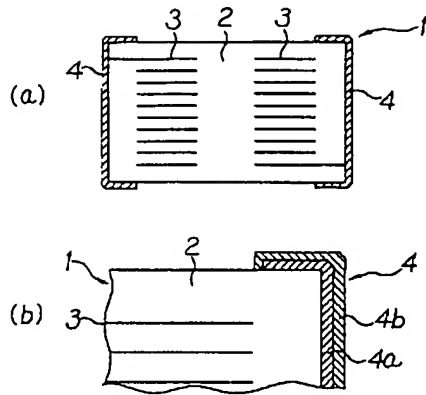
5

14 外部電極

14a 第1層

14c 第3層

【図1】



【図2】

